

PAT-NO: JP361089622A
DOCUMENT-IDENTIFIER: JP 61089622 A ✓
TITLE: FORMATION OF SILICON SINGLE CRYSTAL FILM

PUBN-DATE: May 7, 1986

INVENTOR-INFORMATION:

NAME	COUNTRY
IWAI, TAKASHI	
KAWAMURA, SEIICHIRO	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
FUJITSU LTD	N/A

APPL-NO: JP59211718

APPL-DATE: October 9, 1984

INT-CL (IPC): H01L021/20 , H01L021/263

US-CL-CURRENT: 117/43 , 257/E21.133 , 438/509 , 438/951 , 438/FOR.242 ,
438/FOR.334 , 438/FOR.455

ABSTRACT:

PURPOSE: To obtain a uniform surface state in performing epitaxial growth while starting crystallization from the polysilicon layer in window forming portions, by performing the crystallization of the window forming portions separately from crystallization of other portions such that the window forming portions are first crystallized and then the whole surface of

the polysilicon layer is single-crystallized from the first crystallized portions as the nuclei.

CONSTITUTION: An SiO₂ layer 2 on an Si wafer 1 is provided with linear window forming portions 5 spaced from each other with a certain distance, and a polysilicon layer is deposited thereon by CVD or the like. The broken lines indicate the positions of the window forming portions 5 while the solid lines indicate recessed regions 6 produced on the polysilicon layer 4. The space between the linearly provided window forming portions 5 depends upon the size of a device to be formed. The beam diameter is controlled to a several μm with the power of Ar laser at 10W, and such laser beam is applied along the linear window forming portions 5 so as to single crystallize the polysilicon layer in the window forming portions 5. The laser power is then decreased to 5W while the diameter of the spot is increased, and such laser beam is made to scan in the rectangular direction against the linear window forming portions 5 so as to crystallize the polysilicon layer 4 on the SiO layer 2.

COPYRIGHT: (C)1986,JPO&Japio

⑨ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭61-89622

⑮ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)5月7日

H 01 L 21/20
21/263

7739-5F

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 シリコン単結晶膜の形成方法

⑰ 特 願 昭59-211718

⑱ 出 願 昭59(1984)10月9日

⑲ 発 明 者 岩 井 崇 川崎市中原区上小田中1015番地 富士通株式会社内

⑲ 発 明 者 河 村 誠 一 郎 川崎市中原区上小田中1015番地 富士通株式会社内

⑲ 出 願 人 富士通株式会社 川崎市中原区上小田中1015番地

⑲ 代 理 人 弁理士 松岡 宏四郎

明 細 書

1. 発明の名称

シリコン単結晶膜の形成方法

2. 特許請求の範囲

絶縁膜に複数の窓開け部を設けたシリコン基板上にポリシリコン膜を形成し、該基板に熱エネルギー線を投射して窓開け部のシリコン基板を核として単結晶化を行うに当たり、該基板上に予め一定の間隔をもつ平行線状の窓開け部を形成し、該窓開け部に熱エネルギー線を走査して単結晶化した後、該窓開け部と直角の方向にエネルギー線を投射して基板全域を結晶化させることを特徴とするシリコン単結晶膜の形成方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はシリコン単結晶薄膜の形成方法に関する。

トランジスタ、ICなどの半導体デバイスはシリコン(Si)で代表される単体半導体、ガリウム砒素(GaAs)やインジウム磷(InP)で代表され

る化合物半導体を用いて作られているが、これらのデバイスは何れも単結晶からなる薄板を基板とし、薄膜形成技術、写真食刻技術(ホトリソグラフィ)、不純物拡散技術などを用いて形成されている。

ここで大部分のデバイスが作られている半導体はSiであり、使用される基板(ウエハ)も直径が5インチ或いは6インチで厚さが約500 μm と大形のものが用いられている。

一方、半導体デバイスが形成されるチップの大きさは最大のものでも10 mm 角であり、一枚のウエハを処理単位として形成するために、多数の素子が量産されている。

ここで半導体デバイスは単結晶ウエハ上に直接パターン形成されるが、素子容量の減少や素子間分離耐圧向上などの目的には誘電体分離の構造がとられている。

すなわち単結晶ウエハ上に二酸化珪素(SiO_2)などの絶縁層を形成し、この上に単結晶薄膜を成長せしめ、これを基板としてデバイスが形成さ

れている。

また単結晶ウエハ上に二次元のデバイスを形成した後、この上に絶縁層を被覆して層絶縁し、この上に更にデバイスを形成して三次元構造をとる場合にも絶縁層上への半導体単結晶薄膜の成長が必要である。

本発明はかかる目的に使用されるSi薄膜の単結晶化法に関するものである。

(従来の技術)

熱酸化により二酸化珪素(SiO_2)からなる絶縁層を形成したSiウエハに化学気相成長法(CVD法)を用いて一面にポリSiの薄膜を形成し、これにレーザ照射や電子ビーム投射などの熱エネルギー線を投射して結晶化することが行われているが、この場合に予め絶縁層に窓開けしてSi基板を露出させておき、この状態でポリSi層の形成を行い、熱エネルギー線を投射して加熱し単結晶化する方法と、絶縁層に窓開けを行わずに熱エネルギー線を投射して単結晶化する方法がある。

ここで前者の方法は基板の結晶方位がそのまま

維持されて所謂のエピタキシャル成長が進行すると云う長所がある。

第3図は従来行われてきた方法を模式的に示すSiウエハの部分平面図、また第4図(A)は窓開け部分の断面図である。

すなわちSiウエハ1の上には加熱酸化によって厚さが5000Å~1μmの SiO_2 層2が設けられており、この SiO_2 層2には形成するデバイスの規模により異なるが数μm角の窓開け部3が多数個形成されている。

次に、かかる SiO_2 層2の上に例えば厚さ約4000ÅのポリSi層4を形成し、熱エネルギー線例えばアルゴン(Ar)レーザをSiウエハ1の一端より順次全面に互って走査し、これによりポリSi層4の単結晶化を行っていた。

然しながら、 SiO_2 層2とSiウエハ1とは熱電導率が異なるために同一のレーザパワーでポリSi層4の結晶化を行うことは困難である。

すなわち SiO_2 層2の上に形成されているポリSi層は下地の熱電導が低いので少ないパワーで溶

融して結晶化するのに対し、窓開け部3は下地の熱電導が良いために結晶化にはより多くのパワーが必要である。

そこでポリSi層4の総てを単結晶化するには窓開け部3のポリSi層を結晶化できる高いレーザパワーで照射する必要があり、この条件は SiO_2 層上のポリSi層には高すぎるために第4図(B)に示すように窓開け部3の凹部に溶融したポリSiが落ち込み SiO_2 層2の屑の部分5が露出し易く、平坦性を低下させると云う問題がある。

(発明が解決しようとする問題点)

以上説明したように絶縁膜上に形成されるSi単結晶層は窓開け部を設けてエピタキシャル成長させたものが特性上優れているが、窓開け部とそうでない部分とは結晶化に要するパワーが異なるために均一な表面状態が得られないことが問題である。

(問題点を解決するための手段)

上記の問題点は絶縁膜に複数の窓開け部を設けたシリコン基板上にポリシリコン膜を形成し、該

基板に熱エネルギー線を投射して窓開け部のシリコン基板を核として単結晶化を行うに当たり、該基板上に予め一定の間隔をもつ平行線状の窓開け部を形成し、該窓開け部に熱エネルギー線を走査して単結晶化した後、該窓開け部と直角の方向にエネルギー線を投射して基板全域を結晶化させることを特徴とするシリコン単結晶膜の形成方法をとることにより解決することができる。

(作用)

本発明は窓開け部のポリSi層を結晶化の開始位置としてエピタキシャル成長させる場合に窓開け部の結晶化とその他の部分の結晶化とを区別し、まず窓開け部を結晶化せしめ、これを核としてポリSi層の全面を単結晶化するものである。

(実施例)

第1図は本発明の実施例で同図(A)はポリSi層とこの下に形成されている窓開け部との関係を示す部分平面図、同図(B)はこれに対応する断面図である。

すなわちSiウエハ1の上に形成されている SiO_2

2 層 2 には一定の間隔を保って直線状の窓開け部 5 が設けられ、この上にポリ Si 層 4 が C V D 法などにより形成されている。

第 1 図 (A) の破線領域は窓開け部 5 の位置を示したものであり、また実線領域はポリ Si 層 4 の上に生じた凹部 6 を示している。

ここで直線状に形成された窓開け部 5 の間隔は形成するデバイスの規模により異なっており、本実施例の場合窓開け部の幅は $5\mu\text{m}$ 程度、また間隔は $20\mu\text{m}$ 程度にとっている。

そして Ar レーザのパワーを 10 ワット (W) でビーム径を数 μm に調節し、直線状の窓開け部 5 に沿ってレーザ光を走査し窓開け部 5 のポリ Si 層を単結晶化せしめる。

次にレーザパワーを 5 W に落とし、またスポット径も大きくし、今度は直線状の窓開け部 5 と直角方向に走査して SiO_2 層 2 の上のポリ Si 層 4 を結晶化させる。

このように窓開け部 5 を大きなパワーで先に結晶化し、次にパワーを減じて全面を結晶化させ

ば従来のように顕著な凹凸を生ずることなくエピタキシャル成長を行うことができる。

第 2 図は別な実施例を示すもので、 SiO_2 層に形成した窓開け部 7 とポリ Si 層 4 に次工程で形成が予定されるデバイス位置 8 との関係を示している。

そして強いレーザパワーで窓開け部 7 を矢印 9 の方向に走査してエピタキシャル結晶成長を行わせ、次にパワーを落としてこれと直角方向に走査しデバイス位置を結晶化させる。

このような方法をとることにより平坦なエピタキシャル結晶層を作ることができる。

(発明の効果)

以上記したように本発明の実施により、絶縁層の露出等を伴わない平坦な結晶層を形成することができる。

4. 図面の簡単な説明

第 1 図は本発明の実施法の説明図で、同図 (A) は Si ウエハの部分平面図、同図 (B) は断面構造図、

第 2 図は実施例の平面図、

第 3 図はウエハ上の窓開け部を示す平面図、

第 4 図 (A)、(B) は従来工程を示す断面図である。

図において、

1 は Si ウエハ、 2 は SiO_2 層、
3、5、7 は窓開け部、 4 はポリ Si 層、
8 はデバイス位置、
である。

代理人 弁理士 松岡宏四郎

